



PATENT ABSTRACTS OF JAPAN

(11) Publication number: 2001209764 A

(43) Date of publication of application: 03.08.01

(51) Int. Cl.

G06K 19/07
G06F 1/08
G06K 17/00

(21) Application number: 2000015061

(22) Date of filing: 24.01.00

(71) Applicant: SHARP CORP NIPPON
TELEGR & TELEPH CORP <NTT>(72) Inventor: NAKAO YOSHIHIRO
YAEKAWA KAZUHIRO
TAKEDA TADAO
YOSHIZAWA MASAHIRO
SHUDO HIROKI

(54) IC CARD AND ITS TERMINAL DEVICE

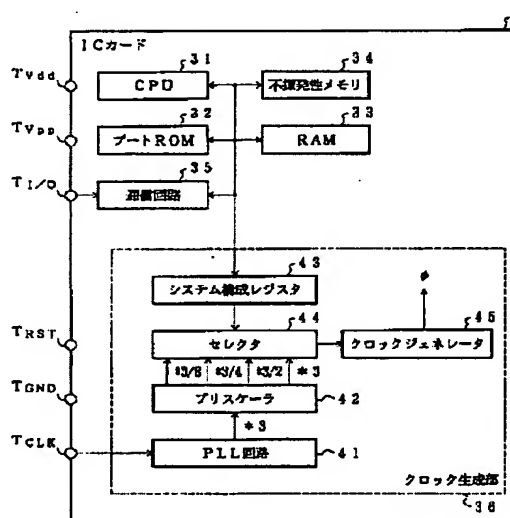
portable terminal.

(57) Abstract:

COPYRIGHT: (C)2001,JPO

PROBLEM TO BE SOLVED: To realize an IC card that can suitably be used for a terminal device such as a battery-driven portable terminal where power consumption is restricted.

SOLUTION: When the IC card 3 is inserted into the terminal device, a CPU 31 decides the type of the terminal device on the basis of a signal I/O received by a communication circuit 35 before initial response and stores a value corresponding to decision results in a system configuration register 43. Meanwhile, in the clock generating part 36 of the IC card 3, a PLL circuit 41 multiplies an external clock signal CLK, and a selector 44 and a clock generator 45 supply an internal clock signal ϕ of a multiplication factor corresponding to the value of the register 43 to the CPU 31. Thus, the CPU 31 is operated at a high speed by the signal ϕ of a high frequency in a stationary terminal where power consumption is not restricted and also is operated with a low frequency, thus the power consumption can be reduced in the battery driven



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-209764

(P2001-209764A)

(43) 公開日 平成13年8月3日(2001.8.3)

(51) IntCl. ⁷	識別記号	F I	特許出願公開番号
G 0 6 K 19/07		G 0 6 K 17/00	B 5 B 0 3 5
G 0 6 F 1/08		19/00	N 5 B 0 5 8
G 0 6 K 17/00		G 0 6 F 1/04	3 2 0 A 5 B 0 7 9

審査請求 未請求 請求項の数11 O L (全 15 頁)

(21) 出願番号 特願2000-15061(P2000-15061)

(22) 出願日 平成12年1月24日(2000.1.24)

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(71) 出願人 000004226

日本電信電話株式会社

東京都千代田区大手町二丁目3番1号

(72) 発明者 中尾 佳寛

大阪府大阪市阿倍野区長池町22番22号

シャープ株式会社内

(74) 代理人 100080034

弁理士 原 謙三

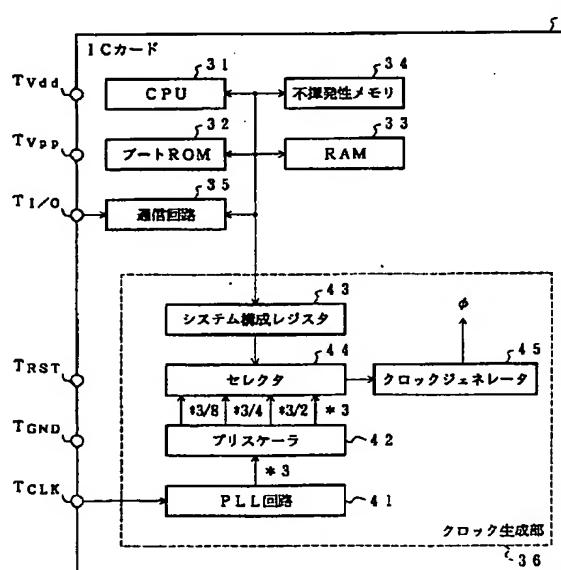
最終頁に続く

(54) 【発明の名称】 ICカード、および、その端末装置

(57) 【要約】

【課題】 電池駆動型など、消費電力が制限された端末装置にて好適に使用可能なICカードを実現する。

【解決手段】 ICカード3が端末装置に挿入されると、CPU31は、初期応答前に通信回路35が受け取ったデータ信号I/Oに基づいて、端末装置の種別を判定し、システム構成レジスタ43に判定結果に応じた値を格納する。一方、ICカード3のクロック生成部36において、PLL回路41は、外部クロック信号CLKを通倍し、セクタ43およびクロックジェネレータ45は、システム構成レジスタ43の値に応じた通倍率の内部クロック信号φをCPU31へ供給する。これにより、CPU31は、消費電力が制限されていない据え置き型の端末では、高い周波数の内部クロック信号φで、高速に動作すると共に、電池駆動型の携帯端末では、低い周波数で動作して、携帯端末の消費電力を削減できる。



【特許請求の範囲】

【請求項 1】内部クロック信号を生成する内部クロック生成手段と、当該内部クロック信号に応じた周波数で動作する演算処理部とを有し、外部の端末装置からの電力供給を受けて動作可能な IC カードにおいて、上記端末装置の種別を検出する検出手段と、検出結果に応じて、上記内部クロック信号の周波数を変更する制御手段とを備えていることを特徴とする IC カード。

【請求項 2】上記内部クロック生成手段は、上記端末装置から供給された外部クロック信号を通信して、上記内部クロック信号を生成するフェーズ・ロック・ループ回路であることを特徴とする請求項 1 記載の IC カード。

【請求項 3】上記検出手段は、上記端末装置が電池駆動か否かを検出すると共に、上記制御手段は、電池駆動の場合は、電池駆動でない場合に比べて、上記内部クロック信号の周波数を低く設定することを特徴とする請求項 1 または 2 記載の IC カード。

【請求項 4】上記端末装置と通信する通信手段を備え、上記検出手段は、上記通信手段が上記端末装置との接続時に初期応答を返す前の初期期間に、上記端末装置が上記通信手段へ与える信号に基づいて、当該端末装置の種別を検出することを特徴とする請求項 1、2 または 3 記載の IC カード。

【請求項 5】上記端末装置と通信する通信手段を備え、上記検出手段は、上記通信手段が上記端末装置との接続時に初期応答を返す前の初期期間に、上記端末装置が IC カードに供給する電源電圧レベルに基づいて、当該端末装置の種別を検出することを特徴とする請求項 1、2 または 3 記載の IC カード。

【請求項 6】上記端末装置と通信する通信手段と、上記端末装置から指示された書き込み用電圧の電圧レベルが書き込みレベルの場合に、データを書き込み可能な不揮発性メモリとを備え、上記検出手段は、上記通信手段が上記端末装置との接続時に初期応答を返す前の初期期間に、上記書き込み用電圧の電圧レベルに基づいて、当該端末装置の種別を検出することを特徴とする請求項 1、2 または 3 記載の IC カード。

【請求項 7】接続される端末装置と通信する通信手段と、内部クロック信号を生成する内部クロック生成手段と、当該内部クロック信号に応じた周波数で動作する演算処理部と、上記通信手段が上記端末装置との接続時に初期応答を返す前の初期期間に、上記通信手段が受け取る信号に基づいて、上記端末装置の種別を検出する検出手段と、検出結果に応じて上記内部クロック信号の周波数を変更する制御手段とを有する IC カードへ、電源としての電力を供給する電力供給手段と、上記通信手段と通信可能な端末側通信手段と、

上記初期期間に、上記端末装置の種別を示す信号を、上記端末側通信手段に出力させる端末側制御手段とを備えていることを特徴とする端末装置。

【請求項 8】接続される端末装置と通信する通信手段と、内部クロック信号を生成する内部クロック生成手段と、当該内部クロック信号に応じた周波数で動作する演算処理部と、上記通信手段が上記端末装置との接続時に初期応答を返す前の初期期間に、上記端末装置が IC カードに供給する電源電圧レベルに基づいて、上記端末装置の種別を検出する検出手段と、検出結果に応じて上記内部クロック信号の周波数を変更する制御手段とを有する IC カードへ、電源としての電力を供給する電力供給手段と、

上記電力供給手段が供給する電源電圧のレベルを、自らの種別を示すレベルに設定する端末側制御手段とを備えていることを特徴とする端末装置。

【請求項 9】接続される端末装置と通信する通信手段と、書き込み用電圧の電圧レベルが書き込みレベルの場合にデータを書き込み可能な不揮発性メモリと、内部クロック信号を生成する内部クロック生成手段と、当該内部クロック信号に応じた周波数で動作する演算処理部と、上記通信手段が上記端末装置との接続時に初期応答を返す前の初期期間に、上記端末装置が上記不揮発性メモリに印加する電圧レベルに基づいて、上記端末装置の種別を検出する検出手段と、検出結果に応じて上記内部クロック信号の周波数を変更する制御手段とを有する IC カードへ、電源としての電力を供給する電力供給手段と、

上記不揮発性メモリの書き込み用電圧の電圧レベルを指示する書き込み手段と、

上記初期期間に、上記端末装置の種別を示すレベルの書き込み用電圧を、上記書き込み手段に指示させる端末側制御手段とを備えていることを特徴とする端末装置。

【請求項 10】上記内部クロック生成手段は、外部クロック信号を通信して、上記内部クロック信号を生成するフェーズ・ロック・ループ回路を備えていると共に、上記端末装置は、上記端末側制御手段により設定された周波数の外部クロック信号を、上記フェーズ・ロック・ループ回路へ供給する外部クロック供給手段を備え、

上記電力供給手段が供給する電源電圧レベルおよび外部クロック信号の周波数は、当該電源電圧レベルにおける上記フェーズ・ロック・ループ回路のロックレンジが上記周波数を含むように設定されていることを特徴とする請求項 7、8 または 9 記載の端末装置。

【請求項 11】上記端末装置は、電池駆動型の端末装置であることを特徴とする請求項 7、8、9 または 10 記載の端末装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、携帯型の端末装置

に好適に接続可能なICカードおよび端末装置に関するものである。

【0002】

【従来の技術】現在、ICカードは、その使用目的に広がりを見せ、電子決済をはじめ、交通機関、医療、流通など、様々な分野で使用可能なアプリケーションが開発されている。さらに、使用者の利便性を考慮して、1枚のICカードは、必要に応じて、これらのアプリケーションを同時にダウンロードして、それぞれの端末装置で使用できることが望まれている。

【0003】この要求を満たすために、多目的なICカードでは、様々な情報を高速に通信できるように、高速I/Oと高速かつ高機能なCPUとの採用が求められ、大容量の不揮発性メモリの内蔵が推奨されている。推奨値の一例として、CPUの動作周波数が10 [MHz] ~ 20 [MHz] 程度、CPUのビット幅が16ビット以上、不揮発性メモリの容量が4Mビット~8Mビット以上などの値が挙げられる。

【0004】ここで、例えば、ISO (国際標準化機構) 7816規格 (以下では、単にISO規格として参照する) では、ICカードに入力される外部クロック信号の周波数が、4.91 [MHz] に設定されている。したがって、CPUを高速化するためには、ICカード内で、外部クロック信号を所定の倍率で逡倍して、より高速な内部クロック信号を生成する必要がある。

【0005】一方、ICカードは、さまざまな端末装置での使用が想定されており、例えば、所定の場所に設置された据え置き型の端末装置だけではなく、ICカードの情報を迅速に確認できるように、携帯可能な電池駆動型の端末装置なども広く使用されている。

【0006】

【発明が解決しようとする課題】しかしながら、据え置き型の端末装置での使用を前提に、内部クロック信号の周波数を高く設定すると、消費電力が増大して、携帯型の端末装置の稼働時間を著しく短縮させたり、携帯型の端末装置で想定されている消費電力を超過して、使用できない虞れがある。

【0007】具体的には、上述したような高機能なICカードでは、ピーク時の消費電流が、例えば、約100 [mA] にまで達するが、例えば、1次のリチウム電池など、通常、携帯端末に使用される電池では、推奨負荷瞬時電流値が25 [mA] 程度である。したがって、当該ICカードは、携帯型の端末装置で使用できなくなってしまう。

【0008】一方、携帯型のICカードで使用することを想定して、ICカードの内部クロック信号の周波数を低く設定すると、据え置き型の端末装置において、ICカードの応答速度が低下してしまう。

【0009】本発明は、上記の問題点に鑑みてなされたものであり、その目的は、電池駆動型など、消費電力が

制限された端末装置にて好適に使用可能なICカードと、端末装置とを含むICカードシステムを実現することにある。

【0010】

【課題を解決するための手段】本発明に係るICカードは、上記課題を解決するために、内部クロック信号を生成する内部クロック生成手段と、当該内部クロック信号に応じた周波数で動作する演算処理部とを有し、外部の端末装置からの電力供給を受けて動作可能なICカードにおいて、以下の手段を講じたことを特徴としている。

【0011】すなわち、上記端末装置の種別を検出する検出手段と、検出結果に応じて、上記内部クロック信号の周波数を変更する制御手段とを備えていることを特徴としている。

【0012】上記構成において、ICカードが端末装置に接続されると、検出手段は、接続されている端末装置の種別を判定し、制御手段は、内部クロック信号生成手段が生成する内部クロック信号の周波数を変更する。これにより、演算処理部は、当該内部クロック信号で駆動して、内部クロック信号の周波数に応じた電力が消費される。

【0013】上記構成によれば、制御手段は、端末装置とICカードとの組み合わせに応じた最適な値に、内部クロック信号の周波数を調整でき、いずれの種別の端末装置に接続された場合であっても、端末装置の稼働時間と、ICカードの速度とのバランスを良好に保つことができる。したがって、例えば、据え置き型など、消費電力の制限が緩やかな端末装置におけるICカードの高速動作を妨げることなく、例えば、電池駆動型の端末装置など、消費電力の制限が厳しい端末装置におけるICカードの消費電力を削減でき、当該端末装置の稼働時間を延長できる。

【0014】上記構成に加え、本発明に係るICカードにおいて、上記内部クロック生成手段は、上記端末装置から供給された外部クロック信号を逡倍して、上記内部クロック信号を生成するフェーズ・ロック・ループ回路 (PLL回路) である方が好ましい。

【0015】当該構成によれば、PLL回路は、端末装置から供給される外部クロック信号を逡倍して、内部クロック信号を生成する。したがって、例えば、据え置き型などの端末装置では、従来と同様の外部クロック信号を変更することなく、内部クロック信号の周波数を増大させて、ICカードの処理を高速化できる。また、電池駆動型などの端末装置では、稼働時間を延長できる。これにより、高速処理が必要な端末装置の外部クロック信号を変更することなく、いずれの種別の端末装置にICカードが接続された場合であっても、端末装置の稼働時間と、ICカードの速度とのバランスを良好に保つことができる。

【0016】また、上述の各構成に加え、本発明に係る

10

20

30

40

50

ＩＣカードにおいて、上記検出手段は、上記端末装置が電池駆動か否かを検出すると共に、上記制御手段は、電池駆動の場合は、電池駆動でない場合に比べて、上記内部クロック信号の周波数を低く設定する方が好ましい。

【００１７】当該構成によれば、電池駆動の端末装置の内部クロック信号は、電池駆動ではない端末装置よりも周波数が低く設定されるので、電池駆動型の端末装置におけるＩＣカードの処理速度を犠牲にすることなく、電池駆動型の端末装置の稼働時間を延長できる。

【００１８】ところで、上記検出手段が端末装置の種別を判定する方法は、様々な方法が考えられるが、ＩＣカードが初期応答を返す後で判定するよりも、初期応答を返す前に判定可能な方法で判定する方が好ましい。

【００１９】すなわち、上述の各構成に加え、本発明に係るＩＣカードは、上記端末装置と通信する通信手段を備え、上記検出手段は、上記通信手段が上記端末装置との接続時に初期応答を返す前の初期期間に、上記端末装置が上記通信手段へ与える信号に基づいて、当該端末装置の種別を検出する方が望ましい。

【００２０】当該構成によれば、検出手段は、初期応答前に通信手段が受け取る信号に基づいて、端末装置の種別を検出する。したがって、初期応答後に判定するよりも早い時点で、端末装置の種別を判定でき、制御手段は、より早い時点から、端末装置とＩＣカードとの組み合わせに応じた最適な値に、内部クロック信号の周波数を調整できる。この結果、不適切な値に設定される期間を短縮でき、不適切な設定に起因する応答時間の延長あるいは稼働時間の短縮を抑制できる。

【００２１】また、他の好適な判定方法として、本発明に係るＩＣカードは、上述の各構成に加えて、上記端末装置と通信する通信手段を備え、上記検出手段は、上記通信手段が上記端末装置との接続時に初期応答を返す前の初期期間に、上記端末装置がＩＣカードに供給する電源電圧レベルに基づいて、当該端末装置の種別を検出してもよい。

【００２２】当該構成によれば、検出手段は、初期応答前に電源電圧レベルに基づき、端末装置の種別を検出する。この結果、初期応答前の信号で判定する場合と同様に、より早い時点から、端末装置とＩＣカードとの組み合わせに応じた最適な値に、内部クロック信号の周波数を調整できると共に、不適切な設定に起因する応答時間の延長あるいは稼働時間の短縮を抑制できる。

【００２３】さらに、他の好適な判定方法として、本発明に係るＩＣカードは、上述の各構成に加えて、上記端末装置と通信する通信手段と、上記端末装置から指示された書き込み用電圧の電圧レベルが書き込みレベルの場合に、データを書き込み可能な不揮発性メモリとを備え、上記検出手段は、上記通信手段が上記端末装置との接続時に初期応答を返す前の初期期間に、上記書き込み用電圧の電圧レベルに基づいて、当該端末装置の種別を

検出してもよい。

【００２４】当該構成によれば、検出手段は、初期応答前に書き込み用電圧の電圧レベルに基づき、端末装置の種別を検出する。この結果、初期応答前の信号で判定する場合と同様に、より早い時点から、端末装置とＩＣカードとの組み合わせに応じた最適な値に、内部クロック信号の周波数を調整できると共に、不適切な設定に起因する応答時間の延長あるいは稼働時間の短縮を抑制できる。

【００２５】一方、本発明に係る端末装置は、接続される端末装置と通信する通信手段と、内部クロック信号を生成する内部クロック生成手段と、当該内部クロック信号に応じた周波数で動作する演算処理部と、上記通信手段が上記端末装置との接続時に初期応答を返す前の初期期間に、上記通信手段が受け取る信号に基づいて、上記端末装置の種別を検出する検出手段と、検出結果に応じて上記内部クロック信号の周波数を変更する制御手段とを有するＩＣカードへ接続可能な端末装置であって、上記課題を解決するために、上記ＩＣカードへ、電源としての電力を供給する電力供給手段と、上記通信手段と通信可能な端末側通信手段と、上記初期期間に、上記端末装置の種別を示す信号を、上記端末側通信手段に出力させる端末側制御手段とを備えていることを特徴としている。

【００２６】上記構成によれば、端末装置の端末側通信手段は、初期応答前に、ＩＣカードの通信手段へ与える信号として、自らの種別を通知する。これにより、ＩＣカードの制御手段が適切な内部クロック信号の周波数を設定するための情報を、初期応答よりも早い時点で通知できる。この結果、ＩＣカードは、より早い時点から、端末装置とＩＣカードとの組み合わせに応じた最適な値に、内部クロック信号の周波数を調整できると共に、不適切な設定に起因する応答時間の延長あるいは稼働時間の短縮を抑制できる。

【００２７】また、本発明に係る端末装置は、接続される端末装置と通信する通信手段と、内部クロック信号を生成する内部クロック生成手段と、当該内部クロック信号に応じた周波数で動作する演算処理部と、上記通信手段が上記端末装置との接続時に初期応答を返す前の初期期間に、上記端末装置がＩＣカードに供給する電源電圧レベルに基づいて、上記端末装置の種別を検出する検出手段と、検出結果に応じて上記内部クロック信号の周波数を変更する制御手段とを有するＩＣカードに接続可能な端末装置であって、上記課題を解決するために、電源としての電力を供給する電力供給手段と、上記電力供給手段が供給する電源電圧のレベルを、自らの種別を示すレベルに設定する端末側制御手段とを備えていることを特徴としている。

【００２８】上記構成によれば、端末装置の電力供給手段は、初期応答前に、ＩＣカードへ供給する電源電圧レ

ベルによって、自らの種別を通知する。これにより、ICカードの制御手段が適切な内部クロック信号の周波数を設定するための情報を、初期応答よりも早い時点で通知できる。この結果、ICカードは、より早い時点から、端末装置とICカードとの組み合わせに応じた最適な値に、内部クロック信号の周波数を調整できると共に、不適切な設定に起因する応答時間の延長あるいは稼働時間の短縮を抑制できる。

【0029】また、他の好適な端末装置として、本発明に係る端末装置は、接続される端末装置と通信する通信手段と、書き込み用電圧の電圧レベルが書き込みレベルの場合にデータを書き込み可能な不揮発性メモリと、内部クロック信号を生成する内部クロック生成手段と、当該内部クロック信号に応じた周波数で動作する演算処理部と、上記通信手段が上記端末装置との接続時に初期応答を返す前の初期期間に、上記端末装置が上記不揮発性メモリに印加する電圧レベルに基づいて、上記端末装置の種別を検出する検出手段と、検出結果に応じて上記内部クロック信号の周波数を変更する制御手段とを有するICカードに接続可能な端末装置であって、上記課題を解決するために、電源としての電力を供給する電力供給手段と、上記不揮発性メモリの書き込み用電圧の電圧レベルを指示する書き込み手段と、上記初期期間に、上記端末装置の種別を示すレベルの書き込み用電圧を、上記書き込み手段に指示させる端末側制御手段とを備えていることを特徴としている。

【0030】上記構成によれば、端末装置は、書き込み用電圧によって、初期応答前に自らの種別を通知して、ICカードの制御手段が適切な内部クロック信号の周波数を設定するための情報を、初期応答よりも早い時点で通知できる。これにより、上述の端末装置の場合と同様に、ICカードは、より早い時点から、端末装置とICカードとの組み合わせに応じた最適な値に、内部クロック信号の周波数を調整できると共に、不適切な設定に起因する応答時間の延長あるいは稼働時間の短縮を抑制できる。

【0031】また、上述の各構成に加え、上記内部クロック生成手段は、外部クロック信号を逡倍して、上記内部クロック信号を生成するPLL回路を備えていると共に、本発明に係る端末装置は、上記端末側制御手段により設定された周波数の外部クロック信号を、上記PLL回路へ供給する外部クロック供給手段を備え、上記電力供給手段が供給する電源電圧レベルおよび外部クロック信号の周波数は、当該電源電圧レベルにおける上記PLL回路のロックレンジが上記周波数を含むように設定されている方が望ましい。

【0032】当該構成では、電源電圧レベルおよび外部クロック信号の周波数の双方は、当該電源電圧レベルにおける上記PLL回路のロックレンジが上記周波数を含むように設定されているので、外部クロック信号の周波

数を変更せずに、電源電圧レベルのみを設定する場合よりも、電源電圧レベルを低く設定できる。この結果、ICカードの消費電力をさらに削減でき、より稼働時間の長い端末装置を実現できる。

【0033】さらに、上述の各構成において、端末装置は、電池駆動型の端末装置である方が望ましい。一般に、電池駆動型の端末装置は、消費電力の増大が稼働時間の短縮に直結するため、据え置き型の端末装置などよりも消費電力削減が切望されている。したがって、電池駆動型の端末装置に上記構成を適用することで、より稼働時間の長い端末装置を実現できる。

【0034】

【発明の実施の形態】〔第1の実施形態〕本発明の一実施形態について図1ないし図7に基づいて説明すると以下の通りである。すなわち、本実施形態に係るICカードシステムは、例えば、電子決済をはじめ、交通機関、医療あるいは流通など、様々な分野のアプリケーションを実行可能なICカードを、例えば、電池駆動型の携帯端末や、据え置き型の端末など、電源容量の異なる多くの形態の端末装置で使用する際に好適なシステムであって、図2に示すように、高機能なICカード3と、当該ICカード3に接続可能な電池駆動型の携帯端末5および据え置き型の端末7とを備えている。

【0035】本実施形態に係るICカード3は、接触型のICカードであって、例えば、図1に示すように、上記携帯端末5や据え置き型の端末7などの端末装置と接続するための端子 T_{VDD} ・ T_{VSS} ・ T_{ASST} ・ $T_{I/O}$ ・ T_{GND} ・ T_{CLK} を備えている。また、ICカード3は、上記アプリケーションを実行可能なCPU(演算処理部)31と、起動時のCPU31の動作を示すデータが格納されたブートROM32と、作業用のデータなど、電力が供給されない間は、保持する必要がないデータが格納されるRAM33と、例えば、各端末装置がICカード3を認証するためのデータなど、電力が供給されない間も保持すべきデータが格納される不揮発性メモリ34と、接続された端末装置と通信するための通信回路(通信手段)35と、当該端末装置から供給された外部クロック信号CLKを逡倍して、ICカード3の内部クロック信号 ϕ を生成するクロック生成部(内部クロック生成手段)36とを備えている。なお、CPU31および後述するシステム構成レジスタ43が、特許請求の範囲に記載の制御手段に対応していると共に、本実施形態では、CPU31が検出手段に対応している。

【0036】上記構成では、ICカード3がCPU31を備えているので、磁気カードとは異なり、内部の情報を外部に出力せずに、端末装置に認証させることができる。これにより、磁気カードよりも安全なカードシステムを実現できる。さらに、上記ICカード3は、必要に応じて、接続された端末装置からアプリケーションをダウンロードして実行でき、上述した種々の分野の端末装

置と組み合わせて使用できる。

【0037】さらに、本実施形態に係るICカード3は、据え置き型の端末7における高速動作と、携帯端末5における消費電力削減との双方を実現するために、ICカード3の各部材が低電源電圧で動作でき、しかも、高速動作可能に形成されていると共に、クロック生成部36が端末装置の種別に応じて、内部クロック信号φの周波数を変更できるように形成されている。

【0038】具体的には、ICカード3の各部材(31~36)は、正常動作可能な電源電圧V_{dd}の範囲が、据え置き型の端末7が供給する電源電圧レベル(上記ISO規格では、5.0[V])から、後述する携帯端末5により供給される電源電圧レベル(3.0[V])までの範囲を含むように構成されている。また、CPU31は、例えば、16ビット以上のビット幅で、10MHzから20MHz以上で駆動可能なものが使用されている。さらに、不揮発性メモリ34の容量は、例えば、例えば、4Mビットから8Mビット以上に設定されている。

【0039】また、本実施形態に係るクロック生成部36は、外部クロック信号CLKを逡倍するフェーズ・ロック・ループ(PLL)回路41と、PLL回路41の出力を複数の分周比で分周するプリスケアラ42と、システム構成レジスタ43の値に応じて、プリスケアラ42の各出力のうちの1つを選択するセクタ44と、内部クロック信号φとして、CPU31など、ICカード3内の回路に、セクタ44の出力を供給するクロックジェネレータ45とを備えており、後で詳述するように、端末装置の種別は、初期応答する前に、通信回路35が端末装置から受け取ったデータに基づき、CPU31により判定され、判定結果に応じた値が上記システム構成レジスタ43に格納される。

【0040】例えば、本実施形態では、上記PLL回路41の逡倍率は、3倍に設定されており、プリスケアラ42は、PLL回路41の出力を、1、1/2、1/4および1/8倍の分周比で分周する。これにより、クロック生成部36は、端末装置の種別に応じて、外部クロック信号CLKの3倍、3/2倍、3/4倍、3/8倍のうちのいずれかの周波数の内部クロック信号φを出力できる。

【0041】このように、本実施形態に係るICカード3は、端末装置の種別に応じて、内部クロック信号φの周波数を最適な値に設定できる。したがって、据え置き型の端末7など、十分な容量の電源を有し、消費電力の削減よりも、高速応答が望まれる端末装置では、内部クロック信号φを高い周波数に設定して、高速応答を実現できる。これとは逆に、携帯端末5など、電源の容量が小さく、高速応答よりも消費電力の削減が要求される端末装置では、内部クロック信号φを低い周波数に設定して消費電力を削減できる。

【0042】なお、PLL回路41の逡倍率、および、プリスケアラ42の分周比は、上述した値に限らず、任意の値に設定できる。ただし、外部クロック信号CLKの周波数は、十分な容量の電源を持った端末装置でICカード3を高速動作させるためには、不十分が多いので、内部クロック信号φの最大周波数は、外部クロック信号CLKよりも大きく設定する方が望ましい。

【0043】一方、上記携帯端末5は、保持者が容易に携帯でき、かつ、ICカード3の情報を迅速に確認できるように、図2に示すように、電源となる電池51と、電池51の出力電圧を安定化して、携帯端末5の各部に供給するレギュレータ52と、ICカード3の情報などを表示可能な液晶表示部53と、保持者の入力を受け付けるキー入力部54と、携帯端末5全体を制御するCPU(端末側制御手段)55と、表示用のフォントデータなどが格納されたフォントROM56と、CPU54の駆動クロック信号を生成する発振器57と、ICカード3を接続するためのICカードインターフェース部58とを備えている。なお、液晶表示部53に代えて、他の表示部を使用してもよいが、液晶表示部53は、低消費電力で高解像度に表示できるので、携帯端末5の表示部として好ましい。

【0044】一例として、本実施形態では、TYP(代表値)1.5Vの電池2個を直列接続して電池51を形成すると共に、レギュレータ52で、5.0[V]の電源電圧を生成して、携帯端末5の各部に供給している。また、フォントROM56は、JIS(日本工業規格)コードなどで規定された漢字に対応するフォントデータを格納しており、液晶表示部53は、例えば、解像度などが、漢字を表示可能な値に設定されている。これにより、携帯端末5は、携帯した状態であっても、ICカード3に含まれる利用履歴、残高などの情報を漢字で液晶表示できる。

【0045】さらに、本実施形態に係る携帯端末5では、ICカード3の消費電力を削減して、ICカード3を接続した場合の稼働時間を延長できるように、電源電圧V_{dd}の電圧レベルおよび外部クロック信号CLKの周波数が、据え置き型の端末7よりも低く設定されていると共に、ICカード3へ自らの種別を通知して、内部クロック信号φを低下するように指示できる。

【0046】具体的には、本実施形態に係る携帯端末5は、ICカード3へ供給する外部クロック信号CLKを生成するICカード用発振器(外部クロック供給手段)61を備えている。また、上記ICカードインターフェース部58は、ICカード3へ電源電圧V_{dd}および書き込み用電圧V_{pp}を出力するICカード用レギュレータ(電力供給手段)62とV_{pp}供給部(書き込み手段)63と、外部クロック信号CLK、リセット信号RST、およびデータ信号I/OをICカード3へ出力するバッファ61~63と、ICカード3からデータ信号

I/Oを受け取るバッファB4とを備えている。

【0047】一例として、本実施形態では、上記V_{dd}電圧およびV_{pp}が、3.0[V]に設定されており、ICカード用レギュレータ62が電池51の出力電圧に基づいて、3.0[V]の電圧を出力し、V_{pp}供給部63は、ICカード用レギュレータ62の出力電圧をバイパスしている。

【0048】また、ICカード用発振器61の発振周波数は、上記電源電圧V_{dd}にて、図1に示すPLL回路41が正常にロック可能な周波数に設定されている。具体的には、通常のPLL回路は、電源電圧V_{dd}に応じて、通倍可能な周波数範囲（ロックレンジ）が変動する。例えば、図3に示すように、本実施形態に係るICカード3のPLL回路41では、電源電圧V_{dd}が5.0[V]では、2.0[MHz]～6.0[MHz]の外部クロック信号CLKを通倍可能であるが、電源電圧V_{dd}が3.0[V]の場合、ロックレンジは、1.0[MHz]～3.5[MHz]になる。したがって、仮に、上記ICカード用発振器61が上述のISO規格の外部クロック信号CLK（周波数4.91[MHz]）を供給すると、上記PLL回路41は、当該外部クロック信号CLKを正常にロックできなくなる。これに対して、上記ICカード用発振器61の発振周波数は、例えば、2.0[MHz]と、上記携帯端末5が供給する電源電圧V_{dd}における、上記PLL回路41のロックレンジ内に設定されている。したがって、PLL回路41は、何ら支障なく、携帯端末5が供給する外部クロック信号CLKを通倍できる。

【0049】上記各電圧V_{dd}・V_{pp}、接地レベルGND、および、信号RST・CLK・I/Oは、図示しない端子T_{V_{dd}}・T_{V_{pp}}・T_{GND}・T_{RST}・T_{CLK}・T_{I/O}を介してICカード3の対応するT_{V_{dd}}・T_{V_{pp}}・T_{GND}・T_{RST}・T_{CLK}・T_{I/O}に出力される。ここで、データ信号I/Oは、入出力端子なので、上記バッファB3およびB4は、3ステートバッファにより構成され、伝送方向を示す信号R/Wが出力(W)を示す場合、バッファB3のみがデータを出力し、入力(R)を示す場合、バッファB4のみがデータを出力する。なお、上記バッファB1～B4のうち、出力バッファ(B1～B3)は、上記電源電圧V_{dd}に合わせて、3.0[V]の電源電圧で動作し、入力バッファ(B4)は、上述のISO規格の電源電圧V_{dd}(5.0[V])のみで動作するICカードが接続されることも考慮して、3.0[V]～5.0[V]の電源電圧で動作可能に形成されている。

【0050】さらに、本実施形態に係る携帯端末5には、例えば、カード検出スイッチなどで実現され、挿入の有無を検出する挿入検出部64が設けられており、CPU55は、ICカードが挿入されていない場合、ICカード用発振器61、ICカード用レギュレータ62お

よびV_{pp}供給部63へ、動作停止を示す信号SHDNを出力する。これにより、ICカードが挿入されていない間、ICカードへ供給するための信号・電圧を生成する回路(61～63など)が停止して、携帯端末5の電力消費を低減できる。

【0051】なお、図2の例では、製造を容易にするため、レギュレータ52を含む部材(52、62、63、B1～B4)がICカードインターフェース部58として集積されているが、これに限定されるものではなく、各部材を個別に形成してもよい。

【0052】上記構成のICカードシステム1において、ICカード3を携帯端末5に挿入した際の動作を、図4ないし図6に基づき説明すると、以下の通りである。なお、以下では、説明の便宜上、電池駆動型か否かが、端末装置の種別として、端末装置からICカード3に通知され、ICカード3の内部クロック信号φが、最低周波数と最高周波数との間で切り換えられる場合を例にして説明する。

【0053】すなわち、ICカード3が携帯端末5に挿入されると、挿入検出部64が挿入を検出して、上記各回路61～63へ動作開始を指示する。これにより、図4に示すように、携帯端末5は、ICカード3へ、電源電圧V_{dd}、外部クロック信号CLK、リセット信号RSTなどの供給を開始する(t0～t1の時点)。ここで、携帯端末5は、ICカード3の誤動作を防止するために、外部クロック信号CLKの供給を開始した時点(t1の時点)から、所定の期間(ISO規格では、4000CLKサイクル未満)、リセット信号RSTをセットし続けている。

【0054】t2の時点において、携帯端末5がリセット信号RSTを解除すると、ICカード3において、CPU31は、ブートROM32に格納されたブートプログラムに基づいて起動を開始する。具体的には、図5に示すステップ1（以下では、S1のように略称する）において、例えば、16384CLKサイクルなどの間（図4に示すt2からt3までの期間）、CPU31をウォーミングアップする。また、S2において、システム構成レジスタ43の値は、例えば、CPU31などによって、最低速を示す初期値（本実施形態では、3/8通倍を示す値）に設定される。これに応じて、セクタ44は、ブリスケーラ42の出力のうち、外部クロック信号CLKの3/8通倍の出力を選択し、クロックジェネレータ45を介して、CPU31などに供給する。

【0055】さらに、S3において、通信回路35は、携帯端末5からデータ信号I/Oを受け取り、S4において、CPU31は、当該データ信号I/Oに基づいて、ICカード3が接続された端末装置の種別を判定する。ここで、本実施形態に係る携帯端末5は、ICカード3がデータ信号I/Oを判別可能になった時点から初期応答ATRを返すまで時点の期間(t3からt5まで

の期間)の少なくとも一部を含む予め定められた期間(t2からt4までの期間)に、データ信号I/Oによって、ICカード3へ、自端末の種別を通知するように構成されている。

【0056】例えば、本実施形態の場合、ウォーミングアップの期間が16384CLKサイクルに設定され、この間、CPU31は、データ信号I/Oを判別できない。また、据え置き型の端末7など、通常の端末装置は、ICカードが初期応答するまでの間、データ信号I/Oをハイレベルに保っている。これらの結果、本実施形態に係る携帯端末5のCPU55は、上記t2から約20000CLKサイクルの間、バッファB3がローレベルを出力するように制御して、電池駆動型であることをICカード3に通知するように設定されている。

【0057】したがって、ICカード3が携帯端末5に挿入された場合、上記S4において、CPU31は、端末装置が電池駆動型であると判定する。この場合、CPU31は、システム構成レジスタ43の値を特に変更せず、当該値は、初期値(最低速)のまま保たれる。

【0058】この結果、ICカード3は、据え置き型の端末7とは異なり、高速応答よりも、消費電力の削減が強く要求される携帯端末5に接続された場合、内部クロック信号φの周波数を、当該携帯端末5に応じた周波数(最低速)に設定できる。これにより、ICカード3の消費電力を携帯端末5に合わせて調整できるので、常時、高速に動作する従来のICカードに比べて、携帯端末5の稼働時間を延長できる。

【0059】さらに、S5において、ICカード3は、通常のOS(Operating system:処理を行い、データ信号端子T₁、を介して、携帯端末5へ、初期応答ATRを送出する。当該初期応答ATRは、上記ISO規格で規定されており、19バイトの通信フォーマット情報などを含んでいる。これにより、ICカード3が正常に携帯端末5を認識したことが、携帯端末5に通知される。その後、ICカード3は、携帯端末5からのコマンドを待機する状態に移行し、コマンドに応じて、所定のデータ転送フォーマットで携帯端末5にデータを送受する。

【0060】例えば、上記ISO規格で規定されているデータ転送フォーマットは、図6に示すように、プロローグフィールド(Prolog Field)、情報フィールド(Information Field)、および、エピローグフィールド(Epillog Field)の3つに大別されている。より詳細に説明すると、上記プロローグフィールドは、ノードアドレス(NAD)、プロトコル制御バイト(PCB)およびデータ長(LEN)を示す、それぞれ1バイトの情報が記録されている。当該ノードアドレスは、それぞれの端末装置で決められたノード番号であり、例えば、ICカード3を"1B"、端末装置を"0B"とした場合、端末装置からICカード3への通信は、NAD="

10B"と表現される。また、プロトコル制御バイトには、データ伝送の制御に必要な情報が格納されている。さらに、情報フィールドには、伝送すべきデータが格納され、エピローグフィールドのEDCには、NADからDATAまでのチェックサムが格納される。なお、上記数値例の末尾に付した"B"ビット表現であることを示している。

【0061】一方、ICカード3が据え置き型の端末7に接続された場合も、ICカード3は、上記S1以降の動作を行う。ただし、据え置き型の端末7の場合、上記携帯端末5とは異なり、据え置き型の端末7は、図7に示すように、ICカード3が初期応答ATRを返すまでの間、データ信号I/Oをハイレベルに保ちつつけている。したがって、上記S3およびS4において、ICカード3は、t3からt4までの間のデータ信号I/Oの値(ハイレベル)に基づいて、端末装置が電池駆動型ではないと判断し、CPU31は、S6において、システム構成レジスタ43に、最高速(3通倍)を示す値を格納する。この結果、セクタ44によって、外部クロック信号CLKの3通倍の出力が選択され、内部クロック信号φとしてCPU31に供給される。

【0062】この結果、ICカード3は、携帯端末5とは異なり、消費電力削減よりも高速応答が要求される据え置き型の端末7に接続された場合、内部クロック信号φを据え置き型の端末7に応じた周波数(最高速)に設定できる。これにより、携帯端末5にも接続するために、ICカード3の処理速度を、常時低く設定する従来技術に比べて、据え置き型の端末7におけるICカード3の処理速度を向上できる。

【0063】上記S6にて、内部クロック信号φが設定されると、上記S5以降の処理が行われ、ICカード3は、リセット信号RSTが解除されてから、所定の期間のうちに、据え置き型の端末7へ初期応答ATRを送出した後、コマンド待機状態に移行する。

【0064】なお、例えば、上記ISO規格では、ICカードは、リセット信号RSTが解除されてから、40000CLKサイクル未満のうちに、初期応答ATRを返すことが求められている。一方、本実施形態では、内部クロック信号φの周波数は、外部クロック信号CLKの3/8通倍から3通倍までの範囲で変更可能である。したがって、ICカード3のブートプログラムは、据え置き型の端末7に接続された場合、すなわち、内部クロック信号φが最高速(3通倍)の場合、40000CLKサイクル未満で初期応答ATRを返すことができるように設定されている。さらに、携帯端末5は、自らの提示した種別に応じた周波数、すなわち、内部クロック信号φが最低速(3/8通倍)で、ICカード3がブートプログラムを実行している場合であっても、上記初期応答ATRを正しく受け取ることができるように、応答待ち受け期間(t2~t5までの期間)は、2000~1

10000CLKサイクルの間に設定されている。

【0065】ここで、比較例として、初期応答によって、ICカード3が端末装置の種別を把握した後で、内部クロック信号φの周波数を変更する構成と比較すると、本実施形態のICカード3は、初期応答前に通信回路35が受け取ったデータに基づいて、端末装置の種別を判定しているため、端末装置の種別判定と内部クロック信号φの制御とを、より早い時点で実施できる。この結果、据え置き型の端末7では、より早い時点から高速動作できると共に、携帯端末5では、より早い時点から消費電力を削減でき、稼働時間を延長できる。

【0066】加えて、端末装置が内部クロック信号φの周波数を直接指定するのではなく、ICカード3が端末装置の種別に応じて周波数を設定しているため、端末装置が各ICカード3に適した周波数を記憶して指示する必要がなく、端末装置の処理を簡略化できる。特に、本実施形態に係るICカード3では、据え置き型の端末7を示すデータ信号I/Oが、従来と同様（ハイレベルあるいは一定値）に設定されており、携帯端末5を示すデータ信号I/Oが従来と異なるように、すなわち、ローレベル、あるいは、信号レベルが変化するように設定されているため、本実施形態に係るICカード3の存在を知らない従来の据え置き型の端末7と、本実施形態に係る携帯端末5とが混在するICカードシステム1であっても、ICカード3は、何ら支障なく、両者を区別できる。

【0067】〔第2の実施形態〕ところで、上記第1の実施形態では、ICカード3がデータ信号I/Oに基づいて端末装置を判定する構成について説明した。これに対して、本実施形態では、別の判定方法として、初期応答前の電源電圧V_{dd}に基づいて判定する構成について、図8ないし図10を参照して説明する。

【0068】すなわち、本実施形態に係るICカード3aは、図8に示すように、図1に示す構成に加えて、電源電圧V_{dd}を検出する電圧検出部（検出手段）37aが設けられており、システム構成レジスタ43aの値は、検出結果に応じて設定される。なお、説明の便宜上、上記第1の実施形態の図面に記した部材と同一の機能を有する部材には、同一の符号を付記してその説明を省略する。

【0069】具体的には、本実施形態に係る電圧検出部37aは、例えば、図9に示すように、電源電圧端子T_{vd}に印加された電源電圧V_{dd}を、抵抗R₁・R₂で分圧すると共に、分圧した電圧レベルと、ダイオードD₁によって生成した基準電圧V_{ref}とをオペアンプA₁によって比較することによって、電源電圧V_{dd}が所定の値を越えているか否かを検出している。なお、本実施形態では、電圧検出部37aの出力（V_{int}）は、CPU31の割り込み入力端子に接続され、CPU31は、割り込みがあった場合、電源電圧V_{dd}が所定の値

よりも低い、すなわち、携帯端末5であると判定できる。

【0070】ここで、本実施形態の据え置き型の端末7は、ISO規格で規定されたレベルの電圧、すなわち、5.0±0.25[V]を電源電圧V_{dd}として供給し、携帯端末5は、上述したように、3.0±0.25[V]を供給している。したがって、上記抵抗R₁・R₂の抵抗値は、比較的大きな値で、しかも、両レベルを識別可能な値、例えば、基準電圧V_{ref}が約1.5[V]の場合、1[MΩ]および500[kΩ]に設定されている。これにより、電源電圧V_{dd}が5.0[V]の場合、分圧値は、約1.6[V]になり、3.0[V]の場合は、1.0[V]になる。この結果、オペアンプA₁は、分圧値と基準電圧V_{ref}との比較によって、両者を区別できる。

【0071】また、上記抵抗値は、比較的大きく設定されており、両抵抗R₁・R₂を流れる電流値は、携帯端末5の場合、すなわち、電源電圧V_{dd}=3.0[V]の場合、約2[μA]に過ぎない。したがって、電圧判定に要する消費電力を低く抑えることができる。

【0072】加えて、上記電圧検出部37aには、例えば、抵抗R₂と接地レベルGNDとの間などの直流パス上に、スイッチSWが設けられており、例えば、CPU31などによって出力された信号ENに応じて当該直流パスを遮断できる。同様に、オペアンプA₁も、信号ENに応じて動作を停止できる。これにより、電圧検出部37aは、端末装置の種別を検出しない期間、動作を停止することができ、さらに、消費電力を低減できる。

【0073】上記構成のICカード3aでは、図10に示すように、図5に示すS3およびS4に変えて、S3aおよびS4aの処理が行われる。具体的には、図5と同様、S1およびS2において、CPU31のウォーミングアップが終了し、最低周波数の内部クロック信号φで動作を開始すると、S3aにおいて、CPU31は、信号ENを制御して、電圧検出部37aに電源電圧V_{dd}の検出を指示する。これにより、電圧検出部37aは、電源電圧V_{dd}を検出して、端末装置が携帯端末5と判定した場合、CPU31へ割り込み信号V_{int}を出力する。

【0074】例えば、ICカード3aが携帯端末5に挿入された場合、上記S3aにおいて、電圧検出部37aは、電源電圧V_{dd}が3.0[V]であることから、割り込み信号V_{int}を出力する。この場合、CPU31は、S4aにおいて、携帯端末5に挿入されたかと判断し、内部クロック信号φを最低速度に維持したまま、上述のS5以降の処理を行って、初期応答ATRを出力する。これにより、ICカード3aは、図1に示すICカード3と同様に、端末装置の構成（動作）を特に複雑にすることなく、初期応答ATRが返答される前の時点から消費電力を低減することができ、携帯端末5の稼働時

間を延長できる。

【0075】一方、ICカード3aが据え置き型の端末7に挿入された場合、上記S3aにおいて、電圧検出部37aは、電源電圧V_{dd}が5.0[V]であることから、割り込み信号V_{int}を出力しない。この場合、CPU31は、S4aにおいて、据え置き型の端末7に挿入されたと判断し、図5に示すS5と同様、システム構成レジスタ43aの値を、最高速を示す値に変更する。これにより、ICカード3aは、図1に示すICカード3と同様に、端末装置の構成(動作)を特に複雑にすることなく、初期応答ATRが返答される前の時点から高速動作できる。

【0076】〔第3の実施形態〕本実施形態では、さらに別の判定方法として、初期応答前における、不揮発性メモリ34の書き込み用電圧V_{pp}に基づいて、端末装置の種別を判定する構成について、図11および図12を参照して説明する。

【0077】本実施形態に係るICカード3bは、図8に示すICカード3aと略同様の構成であるが、電圧検出部37aに変えて、書き込み用電圧V_{pp}を検出する電圧検出部37bが設けられている。なお、据え置き型の端末7では、書き込み用電圧V_{pp}は、常時、5.0[V]に保たれているが、本実施形態に係る携帯端末5では、不揮発性メモリ34にデータを書き込まない場合、書き込み用電圧V_{pp}が0[V]に設定されている。したがって、電圧検出部37bのしきい値は、0[V]と、5.0[V]とを識別可能な値に設定されており、0[V]と判定した場合に、割り込み信号V_{int}を出力する。

【0078】当該構成では、図12に示すように、S3bにおいて、電圧検出部37bは、EN信号の指示に基づいて、書き込み用電圧V_{pp}を検出し、S4bにおいて、CPU31は、割り込みの有無に応じて、システム構成レジスタ43bの値を設定し、内部クロック信号φを調整する。これにより、第1および第2の実施形態と同様に、初期応答ATRが返答される前の時点から、ICカード3bは、内部クロック信号φの周波数を調整できる。この結果、端末装置の構成(動作)を特に複雑にすることなく、据え置き型の端末7では、より早い時点から高速動作できると共に、携帯端末5では、より早い時点から消費電力を削減でき、稼働時間を延長できる。

【0079】なお、本実施形態では、携帯端末5が供給する書き込み用電圧V_{pp}自体に基づいて、端末装置の種別を判定したが、書き込み用電圧V_{pp}の電圧レベルを示す信号が供給される場合は、これに基づいて判定してもよい。

【0080】また、上記第1ないし第3の実施形態では、クロック生成部36がPLL回路41〜クロックジェネレータ45を備え、CPU31がシステム構成レジスタ43〜43bに設定して、内部クロック信号φを

更する場合について説明したが、これに限るものではない。通信回路35や電圧検出部37a(37b)などの検出手段が、端末装置の種別を決定した結果に基づいて、CPU31などの演算部に供給する内部クロック信号φの周波数を変更できれば、同様の効果が得られる。

【0081】さらに、上記各実施形態では、クロック生成部36が外部クロック信号CLKを逡倍して内部クロック信号φを生成しているが、これに限らず、外部クロック信号CLKとは独立して内部クロック信号φを生成してもよい。ただし、本実施形態のように、外部クロック信号CLKを逡倍した場合、外部クロック信号CLKを変更することなく、外部クロック信号CLKに同期した内部クロック信号φを生成できる。

【0082】加えて、上記各実施形態では、初期応答ATRが返答される前のデータ信号I/O、電源電圧V_{dd}または書き込み用電圧V_{pp}に基づいて、ICカード3〜3bが内部クロック信号φの周波数を調整する場合について説明したが、これに限るものではない。例えば、初期応答ATR、あるいは、その後の応答などに基づいて内部クロック信号φを調整しても略同様の効果が得られる。

【0083】ただし、内部クロック信号φを調整する時点が遅くなる程、端末装置の種別に不適切な内部クロック信号φでICカード3〜3bが動作する期間が長くなるので、携帯端末5の稼働時間が短くなったり、据え置き型の端末7への応答時間が長くなったりしてしまう。

【0084】これに対して、上記各実施形態のように、初期応答ATRよりも前のデータ信号I/O、電源電圧V_{dd}または書き込み用電圧V_{pp}に基づいて、判断すれば、ICカード3〜3bが不適切な周波数で動作する期間を短縮でき、据え置き型の端末7への応答時間を増大させることなく、携帯端末5の稼働時間を延長できる。

【0085】また、上記第1および第3の実施形態では、携帯端末5が据え置き型の端末7よりも低い電源電圧V_{dd}を供給する場合を例にして説明したが、これに限るものではない。これらの実施形態では、電源電圧V_{dd}に基づいて判定していないので、電源電圧V_{dd}が据え置き型の端末7と同一の電圧であっても、ICカード3・3bは、端末装置の種別を判定できる。ただし、携帯端末5では、消費電力の削減が強く求められているので、上記各実施形態のように、端末装置の判定方法に拘わらず、電源電圧V_{dd}を低く設定する方が望ましい。

【0086】なお、本実施形態では、携帯端末5は、常時、電池駆動型である旨を通知しているが、これに限るものではない。例えば、他から電力供給を受けているか否かに応じて、CPU55が図4に示すt2〜t4に出力するデータ信号I/Oの値を変更したり、ICカード用レギュレータ62(V_{pp}供給部63)へ指示して、

10

20

30

40

50

電圧 V_{dd} (V_{pp}) のレベルを変更してもよい。この場合は、携帯端末5であっても、他から電力供給を受けている場合などには、電池駆動型ではないと通知して、ICカード3~3bの処理速度を向上させることができ、ICカード3~3bの応答時間を短縮できる。

【0087】さらに、上記第1ないし第3の実施形態では、端末装置の種別として、電池駆動か否かの2値が伝送される場合を例にして説明したが、これに限るものではない。例えば、端末装置が消費電力削減を要求する程度に合わせて、複数值を伝送してもよい。この場合、データ信号I/Oで伝送されるデータ列として種別を伝送したり、端末装置が供給する電圧 V_{dd} (V_{pp}) を複数設定し、電圧検出部37a (37b) がそれぞれを弁別したりすれば、複数種類の端末装置を識別できる。また、内部クロック信号 ϕ の調整は、一度に限るものではなく、初期応答前に内部クロック信号 ϕ を主調整し、初期応答後に微調整してもよい。ここで、ICカードの消費電力を削減するためには、ICカードが動作可能な範囲で、電源電圧 V_{dd} を低く設定する方がよい。したがって、複数種類の端末装置を識別する場合、他の種別と区別するために、電源電圧 V_{dd} を不必要に高く設定するよりは、データ信号I/Oや書き込み用電圧 V_{pp} に基づいて判定する方が望ましい。

【0088】

【発明の効果】本発明に係るICカードは、以上のように、端末装置の種別を検出する検出手段と、検出結果に応じて、演算処理部へ供給する内部クロック信号の周波数を変更する制御手段とを備えている構成である。

【0089】上記構成によれば、制御手段は、端末装置とICカードとの組み合わせに応じた最適な値に、内部クロック信号の周波数を調整でき、いずれの種類の端末装置に接続された場合であっても、端末装置の稼働時間と、ICカードの速度とのバランスを良好に保つことができる。したがって、消費電力の制限が緩やかな端末装置におけるICカードの高速動作を妨げることなく、消費電力の制限が厳しい端末装置におけるICカードの消費電力を削減でき、当該端末装置の稼働時間を延長できるという効果を奏する。

【0090】本発明に係るICカードは、以上のように、上記構成に加え、上記内部クロック生成手段は、上記端末装置から供給された外部クロック信号を逡倍して、上記内部クロック信号を生成するPLL回路である構成である。

【0091】当該構成によれば、PLL回路は、端末装置から供給される外部クロック信号を逡倍して、内部クロック信号を生成するので、高速処理が必要な端末装置の外部クロック信号を変更することなく、いずれの種類の端末装置にICカードが接続された場合であっても、端末装置の稼働時間と、ICカードの速度とのバランスを良好に保つことができるという効果を奏する。

【0092】本発明に係るICカードは、以上のように、上記各構成に加え、上記検出手段は、上記端末装置が電池駆動か否かを検出すると共に、上記制御手段は、電池駆動の場合は、電池駆動でない場合に比べて、上記内部クロック信号の周波数を低く設定する構成である。

【0093】当該構成によれば、電池駆動の端末装置の内部クロック信号は、電池駆動ではない端末装置よりも周波数が低く設定されるので、電池駆動型の端末装置におけるICカードの処理速度を犠牲にすることなく、電池駆動型の端末装置の稼働時間を延長できるという効果を奏する。

【0094】本発明に係るICカードは、以上のように、上記構成に加え、上記検出手段は、上記通信手段が上記端末装置との接続時に初期応答を返す前の初期期間に、上記端末装置がICカードの通信手段へ与える信号、上記端末装置がICカードへ与える電源電圧レベル、または、上記端末装置がICカードへ与える書き込み用電圧レベルによって、端末装置の種別を検出する構成である。

【0095】これらの構成によれば、初期応答後に判定するよりも早い時点で、端末装置の種別を判定でき、制御手段は、より早い時点から、端末装置とICカードとの組み合わせに応じた最適な値に、内部クロック信号の周波数を調整できる。この結果、不適切な値に設定される期間を短縮でき、不適切な設定に起因する応答時間の延長あるいは稼働時間の短縮を抑制できるという効果を奏する。

【0096】本発明に係る端末装置は、以上のように、初期期間に通信手段が受け取る信号に基づいて端末装置の種別を検出する検出手段と、検出結果に応じて内部クロック信号の周波数を変更する制御手段とが設けられたICカードに接続可能な端末装置であって、上記初期期間に、上記端末装置の種別を示す信号を、端末側通信手段に出力させる端末側制御手段を備えている構成である。

【0097】上記構成によれば、端末装置は、ICカードの制御手段が適切な内部クロック信号の周波数を設定するための情報を、初期応答よりも早い時点で通知できる。この結果、ICカードは、より早い時点から、端末装置とICカードとの組み合わせに応じた最適な値に、内部クロック信号の周波数を調整できると共に、不適切な設定に起因する応答時間の延長あるいは稼働時間の短縮を抑制できるという効果を奏する。

【0098】本発明に係る端末装置は、以上のように、初期期間の電源電圧レベルに基づいて端末装置の種別を検出する検出手段と、端末装置の種別を検出する検出手段と、検出結果に応じて内部クロック信号の周波数を変更する制御手段とが設けられたICカードに接続可能な端末装置であって、初期期間に電力供給手段が供給する電源電圧のレベルを、自らの種別を示すレベルに設定す

10

20

30

40

50

る端末側制御手段を備えている構成である。

【0099】上記構成によれば、端末装置は、ICカードの制御手段が適切な内部クロック信号の周波数を設定するための情報を、初期応答よりも早い時点で通知できる。この結果、ICカードは、より早い時点から、端末装置とICカードとの組み合わせに応じた最適な値に、内部クロック信号の周波数を調整できると共に、不適切な設定に起因する応答時間の延長あるいは稼働時間の短縮を抑制できるという効果を奏する。

【0100】本発明に係る端末装置は、以上のように、初期期間の書き込み用電圧レベルに基づいて端末装置の種別を検出する検出手段と、端末装置の種別を検出する検出手段と、検出結果に応じて内部クロック信号の周波数を変更する制御手段とが設けられたICカードに接続可能な端末装置であって、ICカードの不揮発性メモリの書き込み用電圧の電圧レベルを指示する書き込み手段と、上記初期期間に、上記端末装置の種別を示すレベルの書き込み用電圧を、書き込み手段に指示させる端末側制御手段とを備えている構成である。

【0101】上記構成によれば、端末装置は、書き込み用電圧によって、初期応答前に自らの種別を通知して、ICカードの制御手段が適切な内部クロック信号の周波数を設定するための情報を、初期応答よりも早い時点で通知できる。これにより、上述の端末装置の場合と同様に、ICカードは、より早い時点から、端末装置とICカードとの組み合わせに応じた最適な値に、内部クロック信号の周波数を調整できると共に、不適切な設定に起因する応答時間の延長あるいは稼働時間の短縮を抑制できるという効果を奏する。

【0102】本発明に係る端末装置は、以上のように、上述の各構成において、上記端末側制御手段により設定された周波数の外部クロック信号を、ICカードのPLL回路へ供給する外部クロック供給手段を備え、上記電力供給手段が供給する電源電圧レベルおよび外部クロック信号の周波数は、当該電源電圧レベルにおける上記PLL回路のロックレンジが上記周波数を含むように設定されている構成である。

【0103】当該構成では、電源電圧レベルおよび外部クロック信号の周波数の双方は、当該電源電圧レベルにおける上記PLL回路のロックレンジが上記周波数を含むように設定されているので、外部クロック信号の周波数を変更せずに、電源電圧レベルのみを設定する場合よりも、電源電圧レベルを低く設定できる。この結果、ICカードの消費電力をさらに削減でき、より稼働時間の長い端末装置を実現できるという効果を奏する。

【0104】本発明に係る端末装置は、以上のように、

上述の各構成において、端末装置が電池駆動型の端末装置である構成である。当該構成によれば、内部クロック信号の周波数が端末装置とICカードとの組み合わせに応じた最適値に制御されるので、消費電力の増大が稼働時間の短縮に直結する電池駆動型の端末装置において、稼働時間を延長できるという効果を奏する。

【図面の簡単な説明】

【図1】本発明の一実施形態を示すものであり、ICカードの要部構成を示すブロック図である。

【図2】上記ICカードを含むICカードシステムの要部構成を示すブロック図である。

【図3】上記ICカードのPLL回路のロックレンジを示すグラフである。

【図4】上記ICカードが携帯端末に挿入された場合の動作を示すタイミングチャートである。

【図5】上記ICカードの動作を示すフローチャートである。

【図6】上記ICカードシステムのブロックデータ転送フォーマットを示す説明図である。

【図7】上記ICカードが据え置き型の端末に挿入された場合の動作を示すタイミングチャートである。

【図8】本発明の他の実施形態を示すものであり、ICカードの要部構成を示すブロック図である。

【図9】上記ICカードに設けられた電圧検出部の構成例を示す回路図である。

【図10】上記ICカードの動作を示すフローチャートである。

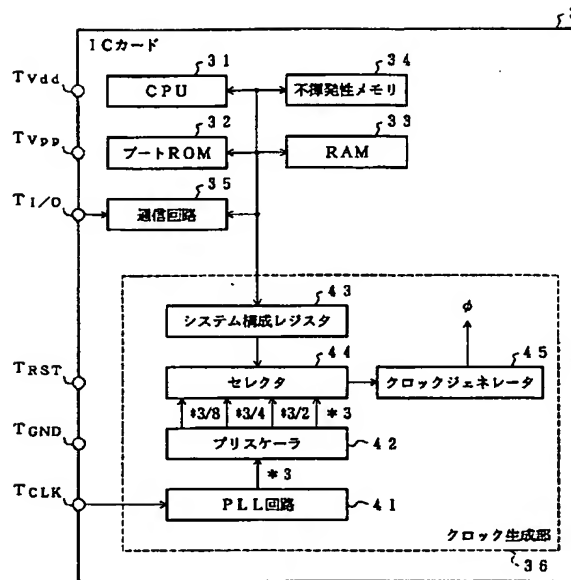
【図11】本発明のさらに他の実施形態を示すものであり、ICカードの要部構成を示すブロック図である。

【図12】上記ICカードの動作を示すフローチャートである。

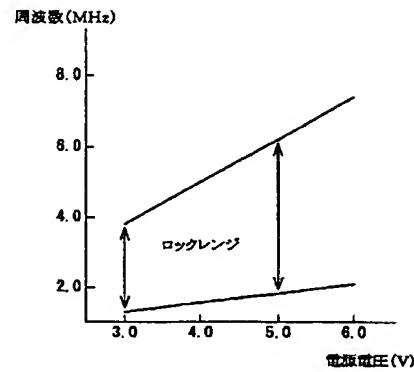
【符号の説明】

- 3・3a・3b ICカード
- 5 携帯端末（端末装置）
- 31 CPU（演算処理部；検出手段；制御手段）
- 34 不揮発性メモリ
- 35 通信回路（通信手段）
- 36 クロック生成部（内部クロック生成手段）
- 37a・37b 電圧検出部（検出手段）
- 41 フェーズ・ロック・ループ回路
- 43～43b システム構成レジスタ（制御手段）
- 55 CPU（端末側通信手段；端末側制御手段）
- 61 ICカード用発振器（外部クロック供給手段）
- 62 ICカード用レギュレータ（電力供給手段）
- 63 Vpp供給部（書き込み手段）

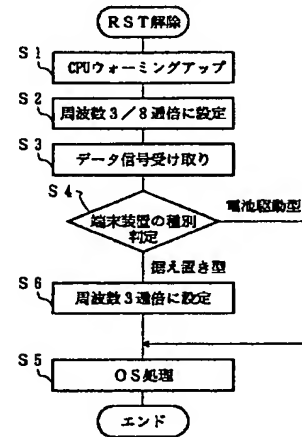
【図1】



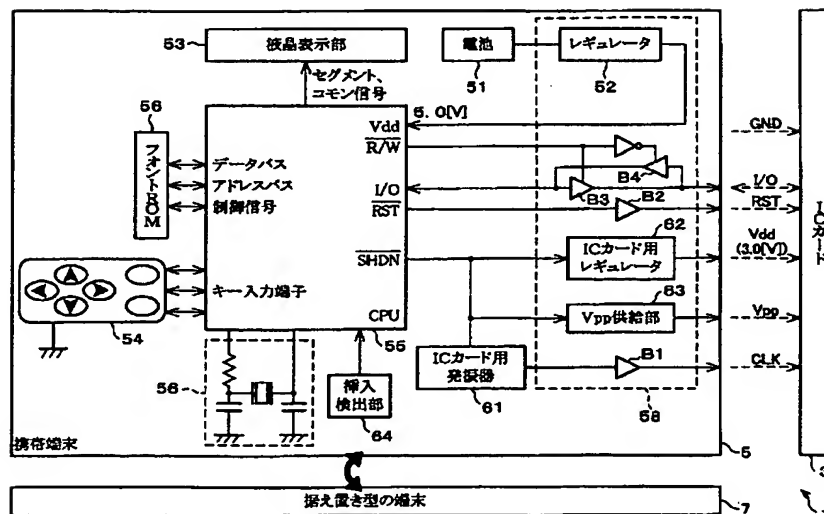
【図3】



【図5】



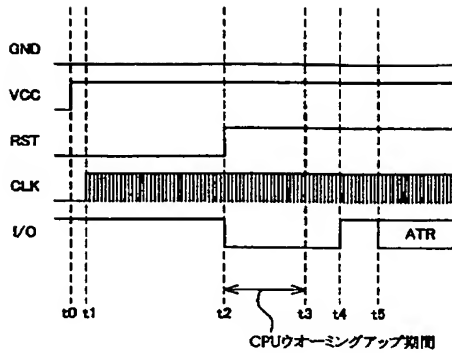
【図2】



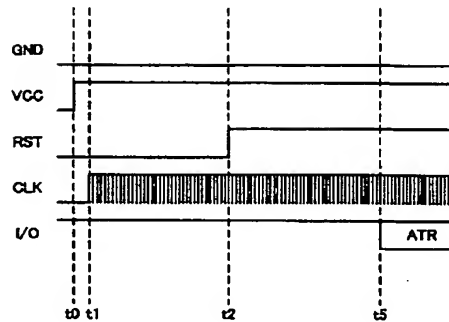
【図6】

プロローグフィールド			情報フィールド	エピローグフィールド
NAD	PCB	LEN	DATA	EDC
1	1	1	0~254	1 [バイト]

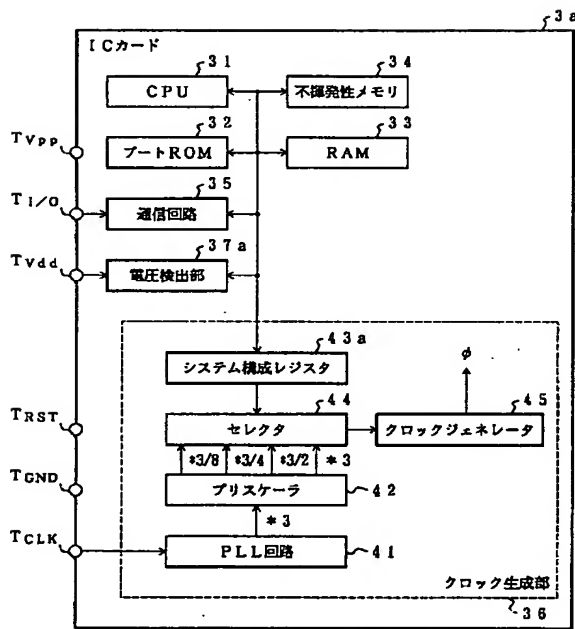
【図4】



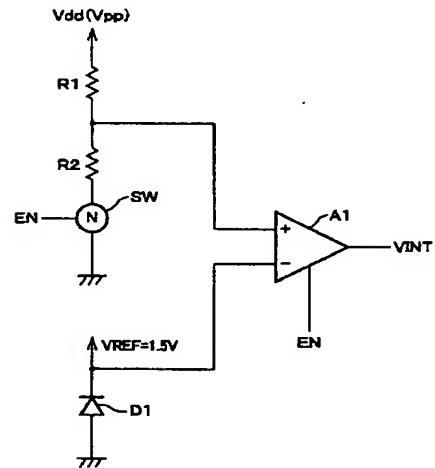
【図7】



【図8】



【図9】



【図10】

